

# 公開実用 昭和 59— 91718

19 日本国特許庁 (JP)

① 実用新案出願公開

12 公開実用新案公報 (U)

昭59—91718

51 Int. Cl. <sup>3</sup>	識別記号	庁内整理番号	特公開 昭和59年(1984)6月21日
H 01 G 1 005		7364—5E	
4 12		2112—5E	
4 38		7364—5E	審査請求 未請求
H 01 G 1 06		2112—5E	

(全 頁)

54 コンデンサアレイ

12 考 案 者 堂垣内一雄

福井市江守中町6号28番地アス

ワ電子工業株式会社内

21 実 願 昭57—187848

22 出 願 昭57(1982)12月11日

出 願 人 株式会社村田製作所

長岡京市天神2丁目26番10号

12 考 案 者 川田達夫

福井市江守中町6号28番地アス

特代 理 人 弁理士 岡田和秀

ワ電子工業株式会社内

## 明 細 書

### 1. 考案の名称

コンデンサアレイ

### 2. 実用新案登録請求の範囲

(1) 誘電体基板を備え、該基板の表・裏面には、それぞれ櫛歯状の共通電極を形成し、前記両共通電極の櫛歯状部を基板の表・裏面において互いに交互に配置し、前記基板の表・裏面において前記各共通電極が形成されていない部分には個別電極を設け、各個別電極は前記各櫛歯状部に対向してなるコンデンサアレイ。

### 3. 考案の詳細な説明

本考案は、誘電体基板に複数の電極を並置して複数のコンデンサをブロック化したコンデンサアレイに関する。

従来のようなコンデンサアレイには、第1図に示すものがある。このコンデンサアレイ(1)は第1図(a)に示すように、誘電体基板(2)を備える。この基板(2)の表面(2a)には、多数の個別電極(3<sub>1</sub>)(3<sub>2</sub>)(3<sub>3</sub>)…(3<sub>n</sub>)が並置される。また、

裏面(2b)にはその全面にわたって共通電極(4)が設けられる。この共通電極(4)には図示しない例えばアース線が接続される。各個別電極(3<sub>1</sub>)(3<sub>2</sub>)(3<sub>3</sub>)…にはそれぞれ図示しないリード線が接続される。この構成により、各個別電極(3<sub>1</sub>)(3<sub>2</sub>)(3<sub>3</sub>)…と共通電極(4)との間には、第1図(b)の等価回路に示すように、それぞれ所定の容量を有する複数のコンデンサ(C<sub>1</sub>)(C<sub>2</sub>)(C<sub>3</sub>)…(C<sub>n</sub>)が形成される。ところが、このように構成されたコンデンサアレイ(1)では、互いに隣り合う個別電極、例えば符号でいえば(3<sub>1</sub>)と(3<sub>2</sub>)との間において静電結合が起こって、浮遊容量(C<sub>1-2</sub>)(C<sub>2-3</sub>)…(C<sub>n-1-n</sub>)が生じる場合がある。このような浮遊容量の発生は好ましくない。そこで、この浮遊容量をなくするために従来では第1図(a)の1点鎖線で示すように、基板(2)の表面(2a)の各個別電極(3<sub>1</sub>)~(3<sub>n</sub>)の間ごとに、静電シールド電極(5<sub>1</sub>)(5<sub>2</sub>)…(5<sub>n-1</sub>)を並置し、これら静電シールド電極(5<sub>1</sub>)~(5<sub>n-1</sub>)を共通電極(4)に接続している。ところが、このような静電シールド電極(5<sub>1</sub>)~(5<sub>n-1</sub>)を設ける

ものでは各個別電極(3<sub>1</sub>)～(3<sub>n</sub>)の相互間隔が大きくなり、小形化するうえで極めて不利である。

本考案は、上記のような浮遊容量の発生を効果的に阻止できるとともに、小形化に適したコンデンサアレイを提供することを目的とする。

以下、本考案を実施例につき図面に基づき詳細に説明する。

第2図は本考案の一実施例の一部切除斜視図、であり、第3図は第2図のⅢ－Ⅲ線に沿う断面図である。このコンデンサアレイ(10)は、セラミック等の誘電体よりなる矩形状の基板(11)を備える。

この基板(11)の表・裏面(11a)(11b)には、それぞれ櫛歯状の共通電極(12a)(12b)が形成される。表面側の共通電極(12a) 基板(11)の一方の長手側縁(図上、下側の長手側縁)に沿って形成された導電部(13a)と、この導電部(13a)から基板(11)の他方の長手側縁方向に平行に延びて形成された多数の櫛歯状部(14<sub>1</sub>)(14<sub>3</sub>)…(14<sub>n</sub>)とを有する。裏面側の共通電極(12b)も表面側共通電極(12a)と同様の導電部(13b)と、櫛歯状部(14<sub>2</sub>)(14<sub>4</sub>)…(14<sub>n-2</sub>)

とを有する。 表面側共通電極(12a)の櫛歯状部(14<sub>1</sub>)(14<sub>3</sub>)…と裏面側の共通電極(12b)の櫛歯状部、(14<sub>2</sub>)(14<sub>4</sub>)…は基板(11)の表裏面に交互に配置される。 また、これら表裏面の櫛歯状部(14<sub>1</sub>)(14<sub>2</sub>)…(14<sub>n</sub>)、その各側縁部どうしが好ましくは基板(11)の板厚方向に見て互いに若干オーバーラップするように、配置形成される。 これにより静電シールド効果を更に高めることができる。 基板(11)表面側の櫛歯状部(14<sub>1</sub>)(14<sub>3</sub>)…の間の各ギャップ部分(15<sub>2</sub>)(15<sub>4</sub>)…には、それぞれ個別電極(16<sub>2</sub>)(16<sub>4</sub>)…が配置形成され、同様に基板(11)裏面側の櫛歯状部(14<sub>2</sub>)(14<sub>4</sub>)…の間の各ギャップ部分(15<sub>3</sub>)(15<sub>5</sub>)…には、それぞれ個別電極(16<sub>1</sub>)(16<sub>3</sub>)…が配置形成される。 これにより、基板(11)の表面側の櫛歯状部(14<sub>1</sub>)(14<sub>3</sub>)…と裏面側の個別電極(16<sub>1</sub>)(16<sub>3</sub>)…との間、および基板(11)裏面側の櫛歯状部(14<sub>2</sub>)(14<sub>4</sub>)…と表面側の個別電極(16<sub>2</sub>)(16<sub>4</sub>)…との間で、それぞれコンデンサが合計n個分形成される。 共通電極(12a)(12b)の各導電部(13a)(13b)どうしは互いに基板(11)の一方の長手側縁の側

面に形成された短絡部(17)を介して接続される。

このように構成されたコンデンサアレイ(10)では、表・裏面(11a)(11b)において互いに隣りどうしの個別電極(16<sub>1</sub>)(16<sub>2</sub>)…の間には共通電極(12a)(12b)の樽歯状部(14<sub>1</sub>)(14<sub>2</sub>)…が配置されているので浮遊容量の発生は大きく軽減させられる。

なお、上述の実施例において、短絡部(17)を設けず、表面側共通電極(12a)と裏面側共通電極(12b)とを切り離してもよい。こうすれば表面側共通電極(12a)と裏面側個別電極(16<sub>1</sub>)(16<sub>3</sub>)…とで1つのコンデンサアレイが形成され、また裏面側共通電極(12b)と表面側個別電極(16<sub>2</sub>)(16<sub>4</sub>)…とでもう1つのコンデンサアレイが形成されることになる。更に、第2図および第3図中、1点鎖線で示す破断線でコンデンサアレイ(10)を切断してもよい。こうすれば、表・裏面の電極形状を同形に形成でき、製造を容易にできるうえ、図示しないプリント基板等の電子部品取付板への取付に際してその方向性を無視することができ、取付作業性を高められる。

以上説明したように、本考案は、誘電体基板を備え、該基板の表・裏面には、それぞれ櫛歯状の共通電極を形成し、前記両共通電極の櫛歯状部を基板の表・裏面において互いに交互に配置し、前記基板の表・裏面において前記各共通電極が形成されていない部分には個別電極を設け、各個別電極は前記櫛歯状部に対向してなるので、基板の表・裏面に並置された各個別電極どうしの間の浮遊容量の発生はそれらの間に並置された共通電極の櫛歯状部による静電シールド作用により防止され、また、基板の表・裏面の各個別電極どうしの間の浮遊容量の発生はそれらに対向させられた共通電極の櫛歯状部による静電シールド作用により防止される。また、基板の一方の面から見ると櫛歯状の共通電極の間に個別電極が配置されていることになるが、基板の表・裏面からでは個別電極は交互に形成され、かつこの個別電極ごとにコンデンサが形成されることになるので、コンデンサの形成間隔は小さくなる。したがって従来のコンデンサアレイと同数のコンデンサをつくる場合に

は、少なくともそのサイズを従来例の半分で済み、  
小形化に適するものとなる。

#### 4. 図面の簡単な説明

第1図は従来例を示し、同図(a)は斜視図、同図  
(b)はその等価回路図である。第2図、第3図は  
本考案の一実施例を示し、第2図は斜視図、第3  
図は第2図のⅢ－Ⅲ線に沿う断面図である。

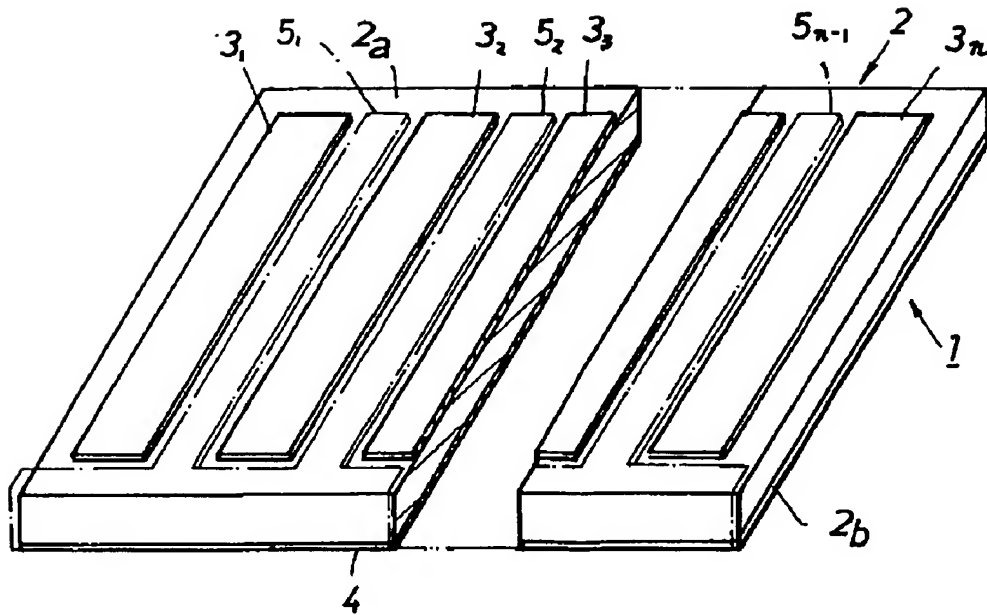
(11)…基板、(12a)(12b)…共通電極、(14<sub>1</sub>)(14<sub>2</sub>)  
…(14<sub>n</sub>)…橢圓状部、(15<sub>1</sub>)(15<sub>2</sub>)…(15<sub>n</sub>)…ギャッ  
プ部分、(16<sub>1</sub>)(16<sub>2</sub>)…(16<sub>n</sub>)…個別電極。

実用新案登録出願人 株式会社村田製作所

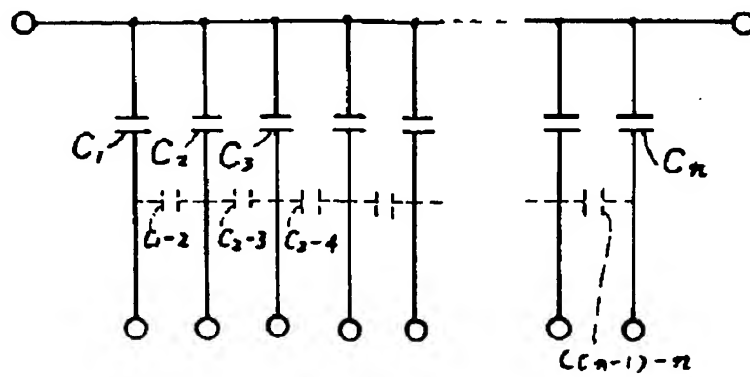
代 理 人 弁理士 岡 田 和 秀



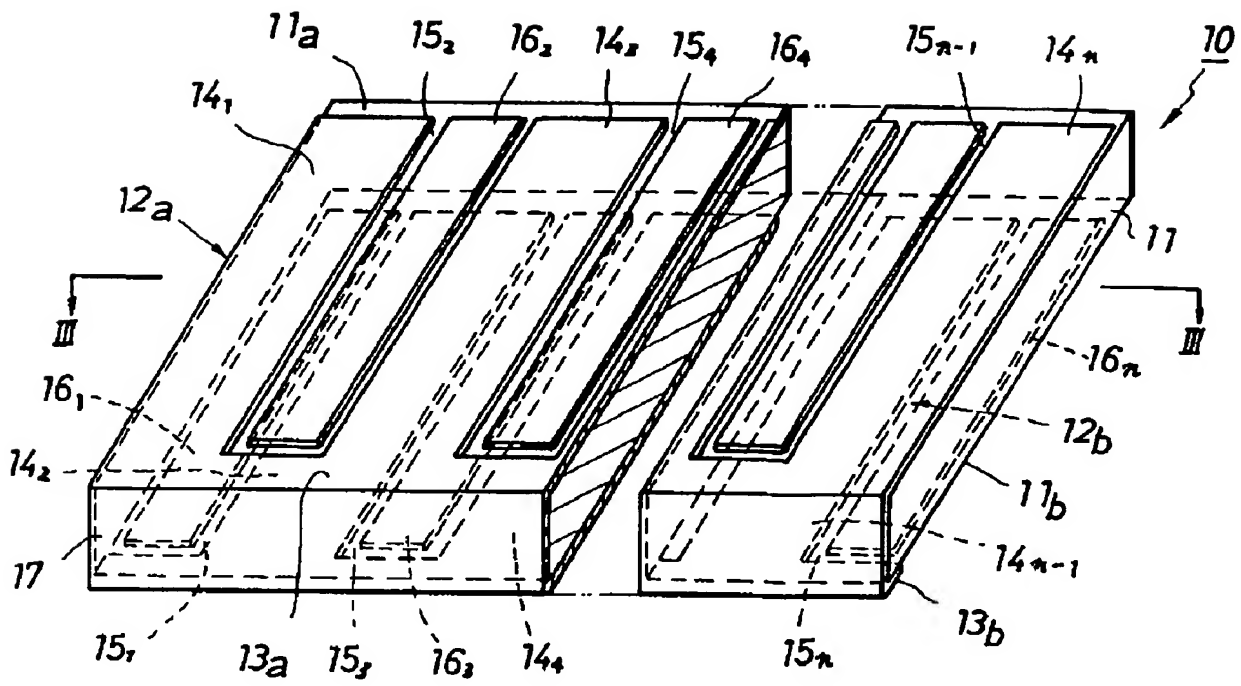
第 1 図 (a)



第 1 図 (b)



第 2 図



第 3 図

